

МИНИСТЕРСТВО НАУКИ И ВЫСШЕГО ОБРАЗОВАНИЯ РОССИЙСКОЙ
ФЕДЕРАЦИИ
федеральное государственное автономное образовательное учреждение высшего
образования
"САНКТ-ПЕТЕРБУРГСКИЙ ГОСУДАРСТВЕННЫЙ УНИВЕРСИТЕТ
АЭРОКОСМИЧЕСКОГО ПРИБОРОСТРОЕНИЯ"

Кафедра № 23

УТВЕРЖДАЮ
Руководитель образовательной программы

Ст. преподаватель

(должность, уч. степень, звание)

Е.П. Виноградова

(инициалы, фамилия)



(подпись)

«24» июня 2024 г


РАБОЧАЯ ПРОГРАММА ДИСЦИПЛИНЫ

«Проектирование устройств на основе систем на кристалле»
(Наименование дисциплины)

Код направления подготовки/ специальности	11.04.04
Наименование направления подготовки/ специальности	Электроника и наноэлектроника
Наименование направленности	Системы сбора, обработки и отображения информации
Форма обучения	очная
Год приема	2024

Лист согласования рабочей программы дисциплины

Программу составил (а)

<u>доц., к.т.н., доц.</u> (должность, уч. степень, звание)	 <u>24.06.2024</u> (подпись, дата)	<u>О.А.Кононов</u> (инициалы, фамилия)
---	---	---


Программа одобрена на заседании кафедры № 23

«24» июня 2024 г, протокол № 10/24

Заведующий кафедрой № 23

<u>д.т.н., проф.</u> (уч. степень, звание)	 <u>24.06.2024</u> (подпись, дата)	<u>А.Р. Бестугин</u> (инициалы, фамилия)
---	---	---

Заместитель директора института №2 по методической работе

<u>доц., к.т.н., доц.</u> (должность, уч. степень, звание)	 <u>24.06.2024</u> (подпись, дата)	<u>Н.В. Марковская</u> (инициалы, фамилия)
---	---	---

Аннотация

Дисциплина «Проектирование устройств на основе систем на кристалле» входит в образовательную программу высшего образования – программу магистратуры по направлению подготовки/ специальности 11.04.04 «Электроника и нанoeлектроника» направленности «Системы сбора, обработки и отображения информации». Дисциплина реализуется кафедрой «№23».

Дисциплина нацелена на формирование у выпускника следующих компетенций:

ПК-3 «Способен использовать специализированные системы автоматизированного проектирования для синтеза логических схем, моделирования и верификация моделей, написанных на языках описания аппаратуры»

ПК-4 «Способен осуществлять характеристику сложно-функциональных цифровых блоков и проектировать электрические схемы цифровых электронных устройств, реализующие требуемые логические функции»

ПК-8 «Способен осуществлять проектирование и сопровождение интегральных схем, систем на кристалле на системном, функциональном, логическом и физическом уровнях описания»

Содержание дисциплины охватывает круг вопросов, связанных с принципами построения и особенностях функционирования устройств класса “система-на-кристалле” (System-on-Chip, SoC), номенклатуре компонентов SoC и основных сферах их применения.

Преподавание дисциплины предусматривает следующие формы организации учебного процесса: лекции, лабораторные работы, самостоятельная работа студента.

Программой дисциплины предусмотрены следующие виды контроля: текущий контроль успеваемости, промежуточная аттестация в форме экзамена.

Общая трудоемкость освоения дисциплины составляет 3 зачетных единицы, 108 часов.

Язык обучения по дисциплине «русский».

1. Перечень планируемых результатов обучения по дисциплине

1.1. Цели преподавания дисциплины

Предназначение дисциплины “Проектирование устройств на основе систем на кристалле” заключается в приобретении студентами необходимого минимума знаний по теории проектирования устройств и систем на современной элементной базе – системах на кристалле.

1.2. Дисциплина входит в состав части, формируемой участниками образовательных отношений, образовательной программы высшего образования (далее – ОП ВО).

1.3. Перечень планируемых результатов обучения по дисциплине, соотнесенных с планируемыми результатами освоения ОП ВО.

В результате изучения дисциплины обучающийся должен обладать следующими компетенциями или их частями. Компетенции и индикаторы их достижения приведены в таблице 1.

Таблица 1 – Перечень компетенций и индикаторов их достижения

Категория (группа) компетенции	Код и наименование компетенции	Код и наименование индикатора достижения компетенции
Профессиональные компетенции	ПК-3 Способен использовать специализированные системы автоматизированного проектирования для синтеза логических схем, моделирования и верификация моделей, написанных на языках описания аппаратуры	ПК-3.3.1 знать элементы теории сложных цифровых систем, основные принципы сквозного проектирования, маршрут разработки и верификации цифровых устройств, разработанных с использованием скриптов написанных, на встроенных языках описания аппаратуры, в том числе с применением методов машинного обучения и искусственного интеллекта ПК-3.У.1 уметь проводить описание моделей цифровых схем на поведенческом языке, осуществлять полный цикл автоматического проектирования цифровых схем с использованием скриптов написанных, на встроенных языках описания аппаратуры, в том числе с применением методов машинного обучения и искусственного интеллекта ПК-3.В.1 владеть специализированными системами автоматизированного проектирования для синтеза логических схем, моделирования и верификации моделей и ячеек схем, написанных на языках описания аппаратуры, в том числе с применением методов машинного обучения и искусственного интеллекта
Профессиональные компетенции	ПК-4 Способен осуществлять характеристику сложно-функциональных цифровых блоков и проектировать электрические схемы цифровых	ПК-4.3.1 знать основные принципы построения электрических схем логических устройств, языки поведенческого описания цифровых компонентов и логических функций ПК-4.У.1 уметь проводить синтез цифровых устройств в различных базисах, проектировать электрические схемы логических элементов, реализующие

	электронных устройств, реализующие требуемые логические функции	требуемые логические функции ПК-4.В.1 владеть навыками использования функциональных возможностей и способов применения программных пакетов систем автоматизированного проектирования при разработке цифровых сложнофункциональных блоков
Профессиональные компетенции	ПК-8 Способен осуществлять проектирование и сопровождение интегральных схем, систем на кристалле на системном, функциональном, логическом и физическом уровнях описания	ПК-8.3.1 знать маршрут разработки и верификации цифровых устройств, проблемы обеспечения соответствия результатов функционально-логического моделирования и схемотехнического моделирования изделий электроники, специализированные системы автоматизированного проектирования для моделирования и верификация моделей, написанных на языках описания аппаратуры

2. Место дисциплины в структуре ОП

Дисциплина может базироваться на знаниях, ранее приобретенных обучающимися при изучении следующих дисциплин:

– «микропроцессорные информационно-измерительные и управляющие устройства».

Знания, полученные при изучении материала данной дисциплины, имеют как самостоятельное значение, так и могут использоваться при подготовке выпускной квалификационной работы магистра.

3. Объем и трудоемкость дисциплины

Данные об общем объеме дисциплины, трудоемкости отдельных видов учебной работы по дисциплине (и распределение этой трудоемкости по семестрам) представлены в таблице 2.

Таблица 2 – Объем и трудоемкость дисциплины

Вид учебной работы	Всего	Трудоемкость по семестрам
		№3
1	2	3
Общая трудоемкость дисциплины, ЗЕ/ (час)	3/ 108	3/ 108
Из них часов практической подготовки	17	17
Аудиторные занятия, всего час.	34	34
в том числе:		
лекции (Л), (час)	17	17
практические/семинарские занятия (ПЗ), (час)		
лабораторные работы (ЛР), (час)	17	17
курсовой проект (работа) (КП, КР), (час)		
экзамен, (час)	36	36
Самостоятельная работа, всего (час)	38	38
Вид промежуточной аттестации: зачет, дифф. зачет, экзамен (Зачет, Дифф. зач,	Экз.	Экз.

Экз.**)		
---------	--	--

Примечание: ** кандидатский экзамен

4. Содержание дисциплины

4.1. Распределение трудоемкости дисциплины по разделам и видам занятий.

Разделы, темы дисциплины и их трудоемкость приведены в таблице 3.

Таблица 3 – Разделы, темы дисциплины, их трудоемкость

Разделы, темы дисциплины	Лекции (час)	ПЗ (СЗ) (час)	ЛР (час)	КП (час)	СРС (час)
Семестр 3					
Раздел 1. Общие сведения о системах на кристалле. Тема 1.1. Обзор номенклатуры SoC ведущих фирм-производителей. Тема 1.2. Архитектуры систем на кристалле. Тема 1.3. Виртуальные компоненты (IP).	6				12
Раздел 2. Языки описания аппаратуры. Тема 2.1. Обзор языков описания аппаратуры Тема 2.2. Особенности представления описания аппаратуры на языке VHDL. Тема 2.3. Верификация проектов на VHDL.	6		9		14
Раздел 3. Средства поддержки разработчика систем на кристалле. Тема 3.1. Встраиваемое процессорное ядро Nios II. Тема 3.2. Утилита Qsys. Тема 3.3. Моделирование процессорного ядра.	5		8		12
Итого в семестре:	17		17		38
Итого	17	0	17	0	38

Практическая подготовка заключается в непосредственном выполнении обучающимися определенных трудовых функций, связанных с будущей профессиональной деятельностью.

4.2. Содержание разделов и тем лекционных занятий.

Содержание разделов и тем лекционных занятий приведено в таблице 4.

Таблица 4 – Содержание разделов и тем лекционного цикла

Номер раздела	Название и содержание разделов и тем лекционных занятий
1	<p>Раздел 1. Общие сведения о системах на кристалле.</p> <p>Тема 1.1. Обзор номенклатуры SoC ведущих фирм-производителей. Системы на кристалле фирм "Altera", "Atmel", "Microchip", "Texas Instruments", Xilinx. Сравнительный анализ. Функциональные возможности.</p> <p>Тема 1.2. Архитектуры систем на кристалле. Типовые архитектуры FPAА FPGA. Микропроцессор. ПЛИС. Встроенные (hard) и встраиваемые (soft) модули. Модули вычислительных ядер. Модули периферийных устройств.</p>

	<p>Модули портов сопряжения с внешними устройствами.</p> <p>Тема 1.3. Виртуальные компоненты (IP). Уровни представления виртуальных компонентов. Генераторы виртуальных компонентов</p>
2	<p>Раздел 2. Языки описания аппаратуры.</p> <p>Тема 2.1. Обзор языков описания аппаратуры: VHDL, VerilogHDL, SystemC, OpenCL. Сравнительный анализ. Функциональные возможности.</p> <p>Тема 2.2. Особенности представления описания аппаратуры на языке VHDL. Базовые конструкции моделей на языке VHDL. Структурное описание объекта моделирования. Поведенческое описание объекта моделирования. Настраиваемые параметры модели: блоки, подпрограммы, файлы. Использование конструкций VHDL для моделирования.</p> <p>Тема 2.3. Верификация проектов на VHDL. Оптимизация исходных кодов для FPGA. Создание тестовых файлов (testbench). Тестирование и верификация цифровых модулей. Совместная симуляция.</p>
3	<p>Раздел 3. Средства поддержки разработчика систем на кристалле.</p> <p>Тема 3.1. Эволюционные платы.</p> <p>Тема 3.2. Среда QUARTUS II. Встраиваемое процессорное ядро Nios II.</p> <p>Тема 3.3. Утилита Qsys. Разработка прикладного программного обеспечения. Отладка программного обеспечения.</p> <p>Тема 3.4. Моделирование процессорного ядра. Архитектура внутренней шины Avalon. Подключение к процессору пользовательских устройств. Команды пользователя. Поддержка отладочных средств.</p>

4.3. Практические (семинарские) занятия

Темы практических занятий и их трудоемкость приведены в таблице 5.

Таблица 5 – Практические занятия и их трудоемкость

№ п/п	Темы практических занятий	Формы практических занятий	Трудоемкость, (час)	Из них практической подготовки, (час)	№ раздела дисциплины
Учебным планом не предусмотрено					
Всего					

4.4. Лабораторные занятия

Темы лабораторных занятий и их трудоемкость приведены в таблице 6.

Таблица 6 – Лабораторные занятия и их трудоемкость

№ п/п	Наименование лабораторных работ	Трудоемкость, (час)	Из них практической подготовки, (час)	№ раздела дисциплины
Семестр 3				
1	Проектирование ждущего генератора последовательности импульсов с использованием графического редактора схем Quartus II	4	1,2	1
2	Проектирование ждущего генератора последовательности импульсов с использованием на языке VHDL.	4	2	2
3	Моделирование явления дребезга контактов на ПЛИС Cyclone 4 EP4CE115 с использованием языка VHDL	2	2	3
4	Разработка устройства генерации ШИМ сигналов на ПЛИС Cyclone 4 EP4CE115 с использованием языка VHDL.	2	2	4
5	Разработка процессорного ядра Nios II и программного обеспечения для него.	5	3	5
Всего		17		

4.5. Курсовое проектирование/ выполнение курсовой работы
Учебным планом не предусмотрено

4.6. Самостоятельная работа обучающихся
Виды самостоятельной работы и ее трудоемкость приведены в таблице 7.

Таблица 7 – Виды самостоятельной работы и ее трудоемкость

Вид самостоятельной работы	Всего, час	Семестр 3, час
1	2	3
Изучение теоретического материала дисциплины (ТО)	17	17
Курсовое проектирование (КП, КР)		
Расчетно-графические задания (РГЗ)		
Выполнение реферата (Р)		
Подготовка к текущему контролю успеваемости (ТКУ)	14	14
Домашнее задание (ДЗ)		
Контрольные работы заочников (КРЗ)		
Подготовка к промежуточной аттестации (ПА)	7	7
Всего:	38	38

5. Перечень учебно-методического обеспечения
для самостоятельной работы обучающихся по дисциплине (модулю)

Учебно-методические материалы для самостоятельной работы обучающихся указаны в п.п. 7-11.

6. Перечень печатных и электронных учебных изданий

Перечень печатных и электронных учебных изданий приведен в таблице 8.

Таблица 8– Перечень печатных и электронных учебных изданий

Шифр/ URL адрес	Библиографическая ссылка	Количество экземпляров в библиотеке (кроме электронных экземпляров)
621.3.049.77 Н-50	Немудров В., Мартин Г. Системы-на-кристалле. Проектирование и развитие (2004). М. Техносфера. 2004, 216 с.	5
004.4(075) Г-91	Проектирование систем на микросхемах с программируемой структурой : учебное пособие / Р. И. Грушвицкий, А. Х. Мурсаев, Е. П. Угрюмов. - 2-е изд., перераб. и доп. - СПб. : БХВ - Петербург, 2006. - 736 с.	27
004.4 С-60	Соловьев В.В. Проектирование цифровых систем на основе программируемых логических интегральных схем / В.В. Соловьев. - 2-е изд., стер.. - М.: Горячая линия - Телеком, 2007. - 637 с	15
004.4 М17	Максфилд К. Проектирование на ПЛИС. Архитектура, средства и методы : Курс молодого бойца: пер. с англ. / К. Максфилд. - М. : ДОДЭКА-XXI, 2007. - 408 с	11
004 А 62	Схемотехника и средства проектирования цифровых устройств: учебное пособие / В. В. Амосов. - СПб. : БХВ - Петербург, 2014. - 560 с.	9

7. Перечень электронных образовательных ресурсов
информационно-телекоммуникационной сети «Интернет»

Перечень электронных образовательных ресурсов информационно-телекоммуникационной сети «Интернет», необходимых для освоения дисциплины приведен в таблице 9.

Таблица 9 – Перечень электронных образовательных ресурсов информационно-телекоммуникационной сети «Интернет»

URL адрес	Наименование
http://citforum.ru/programming/embedded/languages/	Рубанов В.В. Обзор методов описания встраиваемой аппаратуры и построения инструментария

	кросс-разработки
https://studfile.net/preview/6290352/	Ковригин Б.Н. Введение в инструментальные средства проектирования и отладки цифровых устройств на ПЛИС: Учебно-методическое пособие. М.: МИФИ, 2006. — 192 с
http://fpga.su	Программируемые логические интегральные схемы XILINX®
http://altera-plis.ru/	ПЛИС Altera
http://electronix.ru/forum/index.php?act=attach&id=37699&type=post	ModelSim: моделирование HDL. Лабораторные работы. [Электронный ресурс] 45 с
http://www.naliwator.narod.ru/modelsim.html	ModelSim по-русски.
http://www.naliwator.narod.ru/nios_II.html	Nios II по-русски

8. Перечень информационных технологий

8.1. Перечень программного обеспечения, используемого при осуществлении образовательного процесса по дисциплине.

Перечень используемого программного обеспечения представлен в таблице 10.

Таблица 10– Перечень программного обеспечения

№ п/п	Наименование
	Не предусмотрено

8.2. Перечень информационно-справочных систем, используемых при осуществлении образовательного процесса по дисциплине

Перечень используемых информационно-справочных систем представлен в таблице 11.

Таблица 11– Перечень информационно-справочных систем

№ п/п	Наименование
	Не предусмотрено

9. Материально-техническая база

Состав материально-технической базы, необходимой для осуществления образовательного процесса по дисциплине, представлен в таблице 12.

Таблица 12 – Состав материально-технической базы

№ п/п	Наименование составной части материально-технической базы	Номер аудитории (при необходимости)
1	Мультимедийная лекционная аудитория	
2	Компьютерный класс	

10. Оценочные средства для проведения промежуточной аттестации

10.1. Состав оценочных средств для проведения промежуточной аттестации обучающихся по дисциплине приведен в таблице 13.

Таблица 13 – Состав оценочных средств для проведения промежуточной аттестации

Вид промежуточной аттестации	Перечень оценочных средств
Экзамен	Список вопросов к экзамену; Тесты.

10.2. В качестве критериев оценки уровня сформированности (освоения) компетенций обучающимися применяется 5-балльная шкала оценки сформированности компетенций, которая приведена в таблице 14. В течение семестра может использоваться 100-балльная шкала модульно-рейтинговой системы Университета, правила использования которой, установлены соответствующим локальным нормативным актом ГУАП.

Таблица 14 –Критерии оценки уровня сформированности компетенций

Оценка компетенции	Характеристика сформированных компетенций
5-балльная шкала	
«отлично» «зачтено»	<ul style="list-style-type: none"> – обучающийся глубоко и всесторонне усвоил программный материал; – уверенно, логично, последовательно и грамотно его излагает; – опираясь на знания основной и дополнительной литературы, тесно привязывает усвоенные научные положения с практической деятельностью направления; – умело обосновывает и аргументирует выдвигаемые им идеи; – делает выводы и обобщения; – свободно владеет системой специализированных понятий.
«хорошо» «зачтено»	<ul style="list-style-type: none"> – обучающийся твердо усвоил программный материал, грамотно и по существу излагает его, опираясь на знания основной литературы; – не допускает существенных неточностей; – увязывает усвоенные знания с практической деятельностью направления; – аргументирует научные положения; – делает выводы и обобщения; – владеет системой специализированных понятий.
«удовлетворительно» «зачтено»	<ul style="list-style-type: none"> – обучающийся усвоил только основной программный материал, по существу излагает его, опираясь на знания только основной литературы; – допускает несущественные ошибки и неточности; – испытывает затруднения в практическом применении знаний направления; – слабо аргументирует научные положения; – затрудняется в формулировании выводов и обобщений; – частично владеет системой специализированных понятий.
«неудовлетворительно» «не зачтено»	<ul style="list-style-type: none"> – обучающийся не усвоил значительной части программного материала; – допускает существенные ошибки и неточности при рассмотрении проблем в конкретном направлении; – испытывает трудности в практическом применении знаний; – не может аргументировать научные положения; – не формулирует выводов и обобщений.

10.3. Типовые контрольные задания или иные материалы.

Вопросы (задачи) для экзамена представлены в таблице 15.

Таблица 15 – Вопросы (задачи) для экзамена

№ п/п	Перечень вопросов (задач) для экзамена	Код индикатора
1	История развития, архитектуры и основные характеристики ПЛИС.	ПК-3.3.1
2	Проектирование на основе графических средств описания аппаратных средств.	ПК-4.У.1

3	Проектирование на основе языков описания аппаратных средств.	ПК-3.3.1
4	Маршрут проектирования в САПР Quartus II.	ПК-3.В.1
5	Язык VHDL. Структура описания аппаратных средств.	ПК-4.3.1
6	Объекты и типы VHDL. Описания констант, переменных, сигналов.	ПК-3.У.1
7	Язык VHDL. Классы и типы данных.	ПК-3.У.1
8	Язык VHDL. Структурные модели. Модели комбинационных схем	ПК-3.У.1
9	Язык VHDL. Поведенческие модели. Оператор Process	ПК-3.У.1
10	Язык VHDL. Операторы управления: if и case.	ПК-3.У.1
11	Язык VHDL. Циклы.	ПК-3.У.1
12	Язык VHDL. Подпрограммы.	ПК-3.У.1
13	Конечные автоматы, их описание на языке VHDL.	ПК-3.У.1
14	Верификация проектов на VHDL.	ПК-3.В.1
15	Создание тестовых файлов (testbench).	ПК-4.В.1
16	Тестирование и верификация цифровых модулей. Совместная симуляция.	ПК-3.3.1
17	Архитектура процессорных ядер Nios II, основные конфигурации систем.	ПК-3.В.1
18	Организация памяти в системах с процессорными ядрами Nios II.	ПК-4.В.1
19	Архитектура внутренней шины Avalon. Подключение к процессору пользовательских устройств	ПК-4.В.1
20	Маршрут проектирования SOPC и возможности САПР Quartus.	ПК-8.3.1
21	Среда ModelSim Altera Edition. Основы процесса симуляции.	ПК-4.В.1
22	Среда ModelSim Altera Edition. Создание стимулов с помощью Редактора временных диаграмм.	ПК-4.В.1
23	Среда ModelSim Altera Edition. Просмотр и инициализация памяти.	ПК-4.В.1
24	Среда ModelSim Altera Edition. Команды интерактивной отладки.	ПК-4.В.1

Вопросы (задачи) для зачета / дифф. зачета представлены в таблице 16.
Таблица 16 – Вопросы (задачи) для зачета / дифф. зачета

№ п/п	Перечень вопросов (задач) для зачета / дифф. зачета	Код индикатора
	Учебным планом не предусмотрено	

Перечень тем для курсового проектирования/выполнения курсовой работы представлены в таблице 17.

Таблица 17 – Перечень тем для курсового проектирования/выполнения курсовой работы

№ п/п	Примерный перечень тем для курсового проектирования/выполнения курсовой работы
	Учебным планом не предусмотрено

Вопросы для проведения промежуточной аттестации в виде тестирования представлены в таблице 18.

Таблица 18 – Примерный перечень вопросов для тестов

№ п/п	Примерный перечень вопросов для тестов	Код индикатора										
1	<p>Инструкция: прочитайте текст и установите соответствие. Элементы теории сложных систем</p> <table border="1" data-bbox="316 409 1198 1043"> <thead> <tr> <th data-bbox="316 409 759 450">Элемент</th> <th data-bbox="759 409 1198 450">Свойство</th> </tr> </thead> <tbody> <tr> <td data-bbox="316 450 759 562">1. Обратная связь</td> <td data-bbox="759 450 1198 562">А. Чувствительна к начальным условиям</td> </tr> <tr> <td data-bbox="316 562 759 707">2. Хаотическая система</td> <td data-bbox="759 562 1198 707">В. Выходная информация системы влияет на ее дальнейшее поведение</td> </tr> <tr> <td data-bbox="316 707 759 893">3. Самоорганизующаяся система</td> <td data-bbox="759 707 1198 893">С. Способна изменять структуру и поведение в ответ на внешние воздействия</td> </tr> <tr> <td data-bbox="316 893 759 1043">4. Сложная адаптивная система</td> <td data-bbox="759 893 1198 1043">D. Способна формировать упорядоченные структуры без внешнего управления</td> </tr> </tbody> </table> <p>К каждой позиции, данной в левом столбце, выберите соответствующую позицию в правом столбце</p>	Элемент	Свойство	1. Обратная связь	А. Чувствительна к начальным условиям	2. Хаотическая система	В. Выходная информация системы влияет на ее дальнейшее поведение	3. Самоорганизующаяся система	С. Способна изменять структуру и поведение в ответ на внешние воздействия	4. Сложная адаптивная система	D. Способна формировать упорядоченные структуры без внешнего управления	
Элемент	Свойство											
1. Обратная связь	А. Чувствительна к начальным условиям											
2. Хаотическая система	В. Выходная информация системы влияет на ее дальнейшее поведение											
3. Самоорганизующаяся система	С. Способна изменять структуру и поведение в ответ на внешние воздействия											
4. Сложная адаптивная система	D. Способна формировать упорядоченные структуры без внешнего управления											
2	<p>Инструкция: прочитайте текст и установите последовательность. Расставьте этапы маршрута разработки и верификации цифровых устройств в правильной последовательности: А. Выбор элементной базы и системы автоматизированного проектирования (САПР). В. Содержательное описание проекта, компиляция, верификация, и определение временных характеристик. С. Подготовка к производственному выпуску. D. Спецификация проекта и разработка общей структуры. Запишите соответствующую последовательность букв слева направо</p>	ПК-3.3.1										
3	<p>Инструкция: прочитайте текст, выберите правильный ответ и запишите аргументы, обосновывающие выбор ответа Термин "сквозное проектирование" (end-to-end design) в контексте цифровых систем предполагает: А. Процесс проектирования, включающий только этапы разработки архитектуры. В. Интегрированный процесс разработки, охватывающий все этапы от концепции до верификации и тестирования. X. Использование машинного обучения для оптимизации всех этапов проектирования. Δ. Методология, которая исключает стадию верификации</p>											

	для ускорения разработки.											
4	<p>Инструкция: Прочитайте текст, выберите правильные варианты ответа и запишите аргументы, обосновывающие выбор ответов</p> <p>Выберите из нижеперечисленных инструментов те, которые используется для верификации цифровых устройств:</p> <p>A. Симуляция на уровне межрегистровых передач (RTL). B. Статическая проверка временных характеристик. C. Генерация тестовых векторов на основе ИИ. D. Определение параметров паразитных элементов.</p>											
5	<p>Инструкция: прочитайте текст и запишите развернутый обоснованный ответ</p> <p>Процесс реализации цифровых устройств на ПЛИС включает...</p>											
6	<p>Инструкция: прочитайте текст и установите соответствие.</p> <p>Элементы языка VHDL и их назначение</p> <table border="1"> <thead> <tr> <th>Элемент языка</th> <th>Используется</th> </tr> </thead> <tbody> <tr> <td>1. Секция ARCHITECTURE</td> <td>A. Для повторения блока кода заданное количество раз</td> </tr> <tr> <td>2. Библиотека IEEE 1076</td> <td>B. Для определения внешних интерфейсов модуля</td> </tr> <tr> <td>3. Секция ENTITY</td> <td>C. Для определения внутренней реализации логики модуля</td> </tr> <tr> <td>4. Цикл FOR</td> <td>D. Для описания VHDL</td> </tr> </tbody> </table> <p>К каждой позиции, данной в левом столбце, подберите соответствующую позицию в правом столбце</p>	Элемент языка	Используется	1. Секция ARCHITECTURE	A. Для повторения блока кода заданное количество раз	2. Библиотека IEEE 1076	B. Для определения внешних интерфейсов модуля	3. Секция ENTITY	C. Для определения внутренней реализации логики модуля	4. Цикл FOR	D. Для описания VHDL	
Элемент языка	Используется											
1. Секция ARCHITECTURE	A. Для повторения блока кода заданное количество раз											
2. Библиотека IEEE 1076	B. Для определения внешних интерфейсов модуля											
3. Секция ENTITY	C. Для определения внутренней реализации логики модуля											
4. Цикл FOR	D. Для описания VHDL											
7	<p>Инструкция: прочитайте текст и установите последовательность.</p> <p>Расставьте этапы процесса синтеза и компиляции в Quartus II в правильной последовательности:</p> <p>A. Размещение и трассировка (Fitting). B. Анализ и синтез (Analysis & Synthesis). C. Генерация программируемого файла (Programming File Generation). D. Генерация временных диаграмм (Timing Analysis).</p> <p>Запишите соответствующую последовательность букв слева направо</p>	ПК-3.У.1										
8	<p>Инструкция: прочитайте текст, выберите правильный ответ и запишите аргументы, обосновывающие выбор ответа</p> <p>Выберите из нижеперечисленных задач ту, которая может быть автоматизирована с помощью скриптов на языке VHDL.</p> <p>A. Генерация поведенческих моделей.</p>											

	<p>B. Проектирование механических деталей. C. Моделирование тепловых процессов. D. Оптимизация маршрута для транспортных средств.</p>									
9	<p>Инструкция: Прочитайте текст, выберите правильные варианты ответа и запишите аргументы, обосновывающие выбор ответов.</p> <p>Укажите методы, которые могут использоваться для автоматизации проектирования цифровых схем с применением машинного обучения.</p> <p>A. Генетические алгоритмы B. Глубокие нейронные сети C. Метод опорных векторов D. К-средние</p> <p>Правильные ответы: A. Генетические алгоритмы, B. Глубокие нейронные сети.</p>									
10	<p>Инструкция: прочитайте текст и запишите развернутый обоснованный ответ</p> <p>Структура проекта на VHDL представляется следующей...</p>									
11	<p>Инструкция: прочитайте текст и установите соответствие.</p> <p>Этапы процесса синтеза и компиляции в среде Quartus II и их содержание</p> <table border="1"> <thead> <tr> <th>Этапы</th> <th>Содержание</th> </tr> </thead> <tbody> <tr> <td>1. Размещение и трассировка (Fitting)</td> <td>A. Анализирует задержки распространения сигналов вдоль различных путей в трассируемой логической схеме для вычисления наличия/отсутствия логических гонок, чтобы сигналы с различных логических блоков приходили одновременно в тот или иной конечный узел схемы</td> </tr> <tr> <td>2. Генерация программируемого файла (Programming File Generation).</td> <td>B. Выявляет синтаксические ошибки в проекте, проверяет проект на логическую завершенность и возможность реализации проекта на выбранном кристалле ПЛИС и преобразует структурное и/или поведенческое в их аппаратную реализацию на ресурсах кристалла.</td> </tr> <tr> <td>3. Генерация временных диаграмм (Timing Analysis).</td> <td>C. Вычисляет оптимальное размещение и соединение логических элементов или</td> </tr> </tbody> </table>	Этапы	Содержание	1. Размещение и трассировка (Fitting)	A. Анализирует задержки распространения сигналов вдоль различных путей в трассируемой логической схеме для вычисления наличия/отсутствия логических гонок, чтобы сигналы с различных логических блоков приходили одновременно в тот или иной конечный узел схемы	2. Генерация программируемого файла (Programming File Generation).	B. Выявляет синтаксические ошибки в проекте, проверяет проект на логическую завершенность и возможность реализации проекта на выбранном кристалле ПЛИС и преобразует структурное и/или поведенческое в их аппаратную реализацию на ресурсах кристалла.	3. Генерация временных диаграмм (Timing Analysis).	C. Вычисляет оптимальное размещение и соединение логических элементов или	ПК-3.В.1
Этапы	Содержание									
1. Размещение и трассировка (Fitting)	A. Анализирует задержки распространения сигналов вдоль различных путей в трассируемой логической схеме для вычисления наличия/отсутствия логических гонок, чтобы сигналы с различных логических блоков приходили одновременно в тот или иной конечный узел схемы									
2. Генерация программируемого файла (Programming File Generation).	B. Выявляет синтаксические ошибки в проекте, проверяет проект на логическую завершенность и возможность реализации проекта на выбранном кристалле ПЛИС и преобразует структурное и/или поведенческое в их аппаратную реализацию на ресурсах кристалла.									
3. Генерация временных диаграмм (Timing Analysis).	C. Вычисляет оптимальное размещение и соединение логических элементов или									

		блоков, определенных в списке соединений (netlist) реальной микросхемы ПЛИС	
	4. Анализ и синтез (Analysis & Synthesis)	D. Автоматически генерируются файлы для конфигурирования ПЛИС типа FPGA с расширением sof, а путём их конвертирования можно получить файлы с расширениями rof и rbf.	
	К каждой позиции, данной в левом столбце, подберите соответствующую позицию в правом столбце		
12	<p>Инструкция: прочитайте текст и установите последовательность.</p> <p>Расставьте этапы, которые включены в процесс разработки цифровых устройств, в правильной последовательности:</p> <p>A. Спецификация требований. B. Синтез схем. C. Маршрутизация и трассировка. D. Производство и тестирование.</p> <p>Запишите соответствующую последовательность букв слева направо</p>		
13	<p>Инструкция: прочитайте текст, выберите правильный ответ и запишите аргументы, обосновывающие выбор ответа</p> <p>Функция автоматической расстановки и трассировки (place and route) доступна в среде поддержки разработчика:</p> <p>A. LTspice. B. Altera Quartus Prime. C. MATLAB. D. Blender.</p>		
14	<p>Инструкция: Прочитайте текст, выберите правильные варианты ответа и запишите аргументы, обосновывающие выбор ответов</p> <p>Выберите из нижеследующих задач те, которые могут быть решены с использованием методов машинного обучения при проектировании цифровых схем.</p> <p>A. Оптимизация топологии чипа. B. Генерация синтаксических диаграмм. C. Предсказание ошибок на этапе верификации. D. Автоматическая генерация тестовых векторов.</p>		
15	<p>Инструкция: прочитайте текст и запишите развернутый обоснованный ответ</p>		

	САПР (системы автоматизированного проектирования) — это ...									
16	<p>Инструкция: прочитайте текст и установите соответствие. Пример на правила де Моргана для языка VHDL</p> <table border="1"> <tr> <td>1. not(a and b)</td> <td>A. not(a) and not(b)</td> </tr> <tr> <td>2. not(a or b)</td> <td>B. not(not(a) and not(b))</td> </tr> <tr> <td>3. a and b</td> <td>C. not(a) or not(b)</td> </tr> <tr> <td>4. a or b</td> <td>D. not(not(a) or not(b))</td> </tr> </table> <p>К каждой позиции, данной в левом столбце, подберите соответствующую позицию в правом столбце</p>	1. not(a and b)	A. not(a) and not(b)	2. not(a or b)	B. not(not(a) and not(b))	3. a and b	C. not(a) or not(b)	4. a or b	D. not(not(a) or not(b))	ПК-4.3.1
1. not(a and b)	A. not(a) and not(b)									
2. not(a or b)	B. not(not(a) and not(b))									
3. a and b	C. not(a) or not(b)									
4. a or b	D. not(not(a) or not(b))									
17	<p>Инструкция: прочитайте текст и установите последовательность. Расставьте этапы проектирования электрических схем логических устройств в нужной последовательности: A. Синтез логических схем. B. Разработка спецификаций и требований. C. Тестирование и верификация. D. Оптимизация схем. Запишите соответствующую последовательность букв слева направо</p>									
18	<p>Инструкция: прочитайте текст, выберите правильный ответ и запишите аргументы, обосновывающие выбор ответа Для присвоения значений сигналам в процессе на VHDL используется оператор: a) <= b) := c) = d) :=></p>									
19	<p>Инструкция: Прочитайте текст, выберите правильные варианты ответа и запишите аргументы, обосновывающие выбор ответов Для описания логических схем или их моделирования в VHDL используется следующее множество значений сигналов: 1. 'U', -- Неинициализированный. 2. 'X', -- Сильный неизвестный сигнал. 3. '0', -- Сильный 0. 4. '1', -- Сильная 1. 5. 'Z', -- Высокий импеданс. 6. 'W', -- Слабый неизвестный сигнал. 7. 'L', -- Слабый 0. 8. 'H', -- Слабая 1. 9. '-' -- Не имеет значения какой сигнал. 10. Все перечисленные.</p>									
20	Инструкция: прочитайте текст и запишите развернутый									

	<p>обоснованный ответ Таблица истинности – это таблица, ...</p>											
21	<p>Инструкция: прочитайте текст и установите соответствие. Выберите элементы для реализации функций</p> <table border="1"> <thead> <tr> <th>Функция</th> <th>Элемент(ы)</th> </tr> </thead> <tbody> <tr> <td>1.Лог. ИЛИ для 0</td> <td>A. NAND</td> </tr> <tr> <td>2.Лог. И для 0</td> <td>B. NOR</td> </tr> <tr> <td>3.Инвертор для 0 или 1</td> <td>C. XOR +1</td> </tr> <tr> <td>4.$\neg((A \vee B) \& C)$</td> <td>D. AND+OR+NOT</td> </tr> </tbody> </table> <p>К каждой позиции, данной в левом столбце, подберите соответствующую позицию в правом столбце</p>	Функция	Элемент(ы)	1.Лог. ИЛИ для 0	A. NAND	2.Лог. И для 0	B. NOR	3.Инвертор для 0 или 1	C. XOR +1	4. $\neg((A \vee B) \& C)$	D. AND+OR+NOT	
Функция	Элемент(ы)											
1.Лог. ИЛИ для 0	A. NAND											
2.Лог. И для 0	B. NOR											
3.Инвертор для 0 или 1	C. XOR +1											
4. $\neg((A \vee B) \& C)$	D. AND+OR+NOT											
22	<p>Инструкция: прочитайте текст и установите последовательность. Расставьте этапы разработки комбинационных схем в правильной последовательности. A. Преобразование логических выражений в схемы из базовых элементов. B. Составление системы уравнений. C. Проверка правильности работы схемы. D. Оптимизация схемы путём уменьшения количества логических элементов и улучшения производительности. Запишите соответствующую последовательность букв слева направо</p>	ПК-4.У.1										
23	<p>Инструкция: прочитайте текст, выберите правильный ответ и запишите аргументы, обосновывающие выбор ответа. Этап физической реализации схем включает в себя: A. Разработка логических выражений. B. Тестирование схемы в реальных условиях. C. Преобразование логических схем в физические структуры, такие как печатные платы или интегральные схемы. D. Оптимизация логических элементов.</p>											
24	<p>Инструкция: Прочитайте текст, выберите правильные варианты ответа и запишите аргументы, обосновывающие выбор ответов Логические элементы, составляющие основу FPGA, это... A. Демультимплексор. B. Арифметико-логическое устройство (АЛУ). C. Мультиплексор. D. Триггер.</p>											
25	<p>Инструкция: прочитайте текст и запишите развернутый обоснованный ответ Программируемая логическая интегральная схема (ПЛИС) —</p>											

	это...											
26	<p>Инструкция: прочитайте текст и установите соответствие. Выберите назначение различных САПР при разработке цифровых сложнофункциональных блоков</p> <table border="1"> <thead> <tr> <th>САПР</th> <th>Назначение</th> </tr> </thead> <tbody> <tr> <td>1. Altium Designer</td> <td>А. Для разработки электрических схем и печатных плат низкобюджетных электронных модулей.</td> </tr> <tr> <td>2. KiCAD</td> <td>В. Для автоматизированного проектирования высокобюджетных электронных модулей на базе печатных плат.</td> </tr> <tr> <td>3. HSPICE</td> <td>С. Для проектирования логики работы микросхем схемотехнически и на языках программирования AHDL, VHDL, Verilog и других.</td> </tr> <tr> <td>4. QUARTUS II</td> <td>Д. Для схемотехнического моделирования переходных процессов в ячейках КМОП ИС, изготовленных по технологии «кремний на изоляторе»</td> </tr> </tbody> </table> <p>К каждой позиции, данной в левом столбце, подберите соответствующую позицию в правом столбце</p>	САПР	Назначение	1. Altium Designer	А. Для разработки электрических схем и печатных плат низкобюджетных электронных модулей.	2. KiCAD	В. Для автоматизированного проектирования высокобюджетных электронных модулей на базе печатных плат.	3. HSPICE	С. Для проектирования логики работы микросхем схемотехнически и на языках программирования AHDL, VHDL, Verilog и других.	4. QUARTUS II	Д. Для схемотехнического моделирования переходных процессов в ячейках КМОП ИС, изготовленных по технологии «кремний на изоляторе»	ПК-4.В.1
САПР	Назначение											
1. Altium Designer	А. Для разработки электрических схем и печатных плат низкобюджетных электронных модулей.											
2. KiCAD	В. Для автоматизированного проектирования высокобюджетных электронных модулей на базе печатных плат.											
3. HSPICE	С. Для проектирования логики работы микросхем схемотехнически и на языках программирования AHDL, VHDL, Verilog и других.											
4. QUARTUS II	Д. Для схемотехнического моделирования переходных процессов в ячейках КМОП ИС, изготовленных по технологии «кремний на изоляторе»											
27	<p>Инструкция: прочитайте текст и установите последовательность. Расставьте этапы разработки и верификации цифровых устройств в правильной последовательности: А. Тестирование В. Анализ требований С. Проектирование D. Реализация Запишите соответствующую последовательность букв слева направо</p>											
28	<p>Инструкция: прочитайте текст, выберите правильный ответ и запишите аргументы, обосновывающие выбор ответа Укажите инструмент в Quartus Prime, который используется для моделирования поведения цифрового дизайна. А. ModelSim. В. TimeQuest. С. SignalTap. D. RTL Viewer.</p>											
29	<p>Инструкция: Прочитайте текст, выберите правильные варианты ответа и запишите аргументы, обосновывающие выбор ответов</p>											

	<p>Назовите из представленных ниже ключевые слова в Quartus Prime, которые используются для обозначения временных ограничений.</p> <p>A. create_clock. B. set_input_delay. C. set_output_delay. D. Все вышеперечисленные.</p>											
30	<p>Инструкция: прочитайте текст и запишите развернутый обоснованный ответ</p> <p>Системная архитектура в сквозном проектировании цифровых систем задаёт...</p>											
31	<p>Инструкция: прочитайте текст и установите соответствие.</p> <p>Языки описания аппаратуры и их назначение.</p> <table border="1" data-bbox="320 775 1198 1476"> <thead> <tr> <th data-bbox="320 775 587 813">Язык</th> <th data-bbox="593 775 1198 813">Назначение</th> </tr> </thead> <tbody> <tr> <td data-bbox="320 822 587 958">1. VHDL</td> <td data-bbox="593 822 1198 958">А. Для проектирования, верификации и реализации аналоговых, цифровых и смешанных электронных систем на различных уровнях абстракции.</td> </tr> <tr> <td data-bbox="320 967 587 1144">2. Verilog</td> <td data-bbox="593 967 1198 1144">В. Для точного описания проектируемых систем, их верификации и реализации в аналоговом, цифровом и смешанном вариантах на различных уровнях абстракции.</td> </tr> <tr> <td data-bbox="320 1153 587 1330">3. System C</td> <td data-bbox="593 1153 1198 1330">С. Для описания параллельных вычислений с возможностью представления результатов компиляции в форме межрегистровых передач для Verilog IP.</td> </tr> <tr> <td data-bbox="320 1339 587 1476">4. Open CL</td> <td data-bbox="593 1339 1198 1476">D. Для построения транзакционных и поведенческих моделей, а также для высокоуровневого синтеза электронных систем.</td> </tr> </tbody> </table> <p>К каждой позиции, данной в левом столбце, подберите соответствующую позицию в правом столбце</p>	Язык	Назначение	1. VHDL	А. Для проектирования, верификации и реализации аналоговых, цифровых и смешанных электронных систем на различных уровнях абстракции.	2. Verilog	В. Для точного описания проектируемых систем, их верификации и реализации в аналоговом, цифровом и смешанном вариантах на различных уровнях абстракции.	3. System C	С. Для описания параллельных вычислений с возможностью представления результатов компиляции в форме межрегистровых передач для Verilog IP.	4. Open CL	D. Для построения транзакционных и поведенческих моделей, а также для высокоуровневого синтеза электронных систем.	ПК-8.3.1
Язык	Назначение											
1. VHDL	А. Для проектирования, верификации и реализации аналоговых, цифровых и смешанных электронных систем на различных уровнях абстракции.											
2. Verilog	В. Для точного описания проектируемых систем, их верификации и реализации в аналоговом, цифровом и смешанном вариантах на различных уровнях абстракции.											
3. System C	С. Для описания параллельных вычислений с возможностью представления результатов компиляции в форме межрегистровых передач для Verilog IP.											
4. Open CL	D. Для построения транзакционных и поведенческих моделей, а также для высокоуровневого синтеза электронных систем.											
32	<p>Инструкция: прочитайте текст и установите последовательность.</p> <p>Расставьте этапы, которые включены в маршрут разработки цифровых устройств, в правильной последовательности:</p> <p>A. Спецификация требований. B. Синтез схем. C. Производство и тестирование. D..Маршрутизация и трассировка.</p> <p>Запишите соответствующую последовательность букв слева направо</p>											

33	<p>Инструкция: прочитайте текст, выберите правильный ответ и запишите аргументы, обосновывающие выбор ответа Выберите инструмент, который чаще всего используется для анализа электрических характеристик цепи на этапе верификации, из следующих:</p> <p>A. HSPICE. B. Vivado. C. ModelSim. D. DC Shell.</p>	
34	<p>Инструкция: прочитайте текст, выберите правильные варианты ответа и запишите аргументы, обосновывающие выбор ответов. Возможными проблемами, которые могут возникнуть при обеспечении соответствия результатов функционально-логического моделирования и схмотехнического моделирования являются:</p> <p>A. Различия во временных задержках. B. Некорректная логическая реализация. C. Несоответствие топологии схемы. D. Различия в потреблении энергии.</p>	
35	<p>Инструкция: прочитайте текст и запишите развернутый обоснованный ответ. Для верификации проектов на ПЛИС используются...</p>	

Ключи правильных ответов размещены в приложении к РПД.

Система оценивания тестовых заданий

№	Указания по оцениванию	Результат оценивания (баллы, полученные за выполнение \ характеристика правильности ответа)
1	Задание закрытого типа на установление соответствия считается верным, если установлены все соответствия (позиции из одного столбца верно сопоставлены с позициями другого столбца)	Полное совпадение с верным ответом оценивается 1 баллом, неверный ответ или его отсутствие – 0 баллов (либо указывается «верно» \ «неверно»)
2	Задание закрытого типа на установление последовательности считается верным, если правильно указана вся последовательность цифр	Полное совпадение с верным ответом оценивается 1 баллом, если допущены ошибки или ответ отсутствует – 0 баллов (либо указывается «верно» \ «неверно»)
3	Задание комбинированного типа с выбором одного верного ответа из четырех предложенных и обоснованием выбора считается	Полное совпадение с верным ответом оценивается 1 баллом, неверный ответ или его отсутствие – 0 баллов (либо указывается «верно» \ «неверно»)

	верным, если правильно указана цифра и приведены конкретные аргументы, используемые при выборе ответа	
4	Задание комбинированного типа с выбором нескольких вариантов ответа из предложенных и развернутым обоснованием выбора считается верным, если правильно указаны цифры и приведены конкретные аргументы, используемые при выборе ответов	Полное совпадение с верным ответом оценивается 1 баллом, если допущены ошибки или ответ отсутствует – 0 баллов (либо указывается «верно» \ «неверно»)
5	Задание открытого типа с развернутым ответом считается верным, если ответ совпадает с эталонным по содержанию и полноте	Правильный ответ за задание оценивается в 3 балла, если допущена одна ошибка \ неточность \ ответ правильный, но не полный - 1 балл, если допущено более 1 ошибки \ ответ неправильный \ ответ отсутствует – 0 баллов (либо указывается «верно» \ «неверно»)

Перечень тем контрольных работ по дисциплине обучающихся заочной формы обучения, представлены в таблице 19.

Таблица 19 – Перечень контрольных работ

№ п/п	Перечень контрольных работ
	Не предусмотрено

10.4. Методические материалы, определяющие процедуры оценивания индикаторов, характеризующих этапы формирования компетенций, содержатся в локальных нормативных актах ГУАП, регламентирующих порядок и процедуру проведения текущего контроля успеваемости и промежуточной аттестации обучающихся ГУАП.

11. Методические указания для обучающихся по освоению дисциплины

Целью дисциплины является – получение студентами необходимых знаний, умений и навыков в области проектирования систем на кристалле с использованием языка описания аппаратуры VHDL (Verilog HDL) и среды поддержки разработчика Quartus II.

11.1. Методические указания для обучающихся по освоению лекционного материала

Основное назначение лекционного материала – логически стройное, системное, глубокое и ясное изложение учебного материала. Назначение современной лекции в рамках дисциплины не в том, чтобы получить всю информацию по теме, а в освоении фундаментальных проблем дисциплины, методов научного познания, новейших достижений научной мысли. В учебном процессе лекция выполняет методологическую, организационную и информационную функции. Лекция раскрывает понятийный аппарат конкретной области знания, её проблемы, дает цельное представление о дисциплине, показывает взаимосвязь с другими дисциплинами.

Планируемые результаты при освоении обучающимися лекционного материала:

– получение современных, целостных, взаимосвязанных знаний, уровень которых определяется целевой установкой к каждой конкретной теме;

- получение опыта творческой работы совместно с преподавателем;
- развитие профессионально-деловых качеств, любви к предмету и самостоятельного творческого мышления.
- появление необходимого интереса, необходимого для самостоятельной работы;
- получение знаний о современном уровне развития науки и техники и о прогнозе их развития на ближайшие годы;
- научиться методически обрабатывать материал (выделять главные мысли и положения, приходить к конкретным выводам, повторять их в различных формулировках);
- получение точного понимания всех необходимых терминов и понятий.

Лекционный материал может сопровождаться демонстрацией слайдов и использованием раздаточного материала при проведении коротких дискуссий об особенностях применения отдельных тематик по дисциплине.

Структура предоставления лекционного материала:

- введение (сообщение темы, цели, плана лекции, используемых источников);
- основная часть (подача структурированной научной и учебной информации, расстановка акцентов, выводы по каждому пункту);
- заключение (обобщение основных идей, формулирование общих выводов по теме).

11.2. Методические указания для обучающихся по участию в семинара
Не предусмотрено.

11.3. Методические указания для обучающихся по прохождению практических занятий
Не предусмотрено.

11.4. Методические указания для обучающихся по выполнению лабораторных работ

В ходе выполнения лабораторных работ обучающийся должен углубить и закрепить знания, практические навыки, овладеть современной методикой и техникой эксперимента в соответствии с квалификационной характеристикой обучающегося. Выполнение лабораторных работ состоит из экспериментально-практической, расчетно-аналитической частей и контрольных мероприятий.

Выполнение лабораторных работ обучающимся является неотъемлемой частью изучения дисциплины, определяемой учебным планом, и относится к средствам, обеспечивающим решение следующих основных задач обучающегося:

- приобретение навыков исследования процессов, явлений и объектов, изучаемых в рамках данной дисциплины;
- закрепление, развитие и детализация теоретических знаний, полученных на лекциях;
- получение новой информации по изучаемой дисциплине;
- приобретение навыков самостоятельной работы с лабораторным оборудованием и приборами.

Задание и требования к проведению лабораторных работ

Задание и требования к проведению лабораторных работ формулируются для каждой работы преподавателем, а также приводятся в методических указаниях Проектирование СБИС и Систем-на-кристалле: учеб.-метод. пособие / Н. А. Матвеева, Е. А. Суворова, Ю. Е. Шейнин. – СПб.: ГУАП, 2016. – 51 с

Структура и форма отчета о лабораторной работе

1. Титульный лист
2. Цель и задачи работы.
3. Теоретические сведения о методах решения поставленных задач.
4. Схема лабораторной установки
5. Результаты измерений и расчетов.
6. Графические зависимости.
7. Выводы.

Требования к оформлению отчета о лабораторной работе

Отчет по лабораторной работе оформляется в соответствии с требованиями по оформлению текстовых документов по ГОСТ 7.32-2017 URL: http://regstands.guap.ru/db/docs/gost_7.32-2017.pdf.

11.5. Методические указания для обучающихся по прохождению курсового проектирования/выполнения курсовой работы

Не предусмотрено.

11.6. Методические указания для обучающихся по прохождению самостоятельной работы

В ходе выполнения самостоятельной работы, обучающийся выполняет работу по заданию и при методическом руководстве преподавателя, но без его непосредственного участия.

Для обучающихся по заочной форме обучения, самостоятельная работа может включать в себя контрольную работу.

В процессе выполнения самостоятельной работы, у обучающегося формируется целесообразное планирование рабочего времени, которое позволяет им развивать умения и навыки в усвоении и систематизации приобретаемых знаний, обеспечивает высокий уровень успеваемости в период обучения, помогает получить навыки повышения профессионального уровня.

Методическими материалами, направляющими самостоятельную работу обучающихся являются:

- учебно-методический материал по дисциплине;
- методические указания по выполнению контрольных работ (для обучающихся по заочной форме обучения).

11.7. Методические указания для обучающихся по прохождению текущего контроля успеваемости.

Текущий контроль успеваемости предусматривает контроль качества знаний обучающихся, осуществляемого в течение семестра с целью оценивания хода освоения дисциплины.

Система оценок при проведении промежуточной аттестации осуществляется в соответствии с требованиями Положений «О текущем контроле успеваемости и промежуточной аттестации студентов ГУАП, обучающихся по программе высшего образования» и «О модульно-рейтинговой системе оценки качества учебной работы студентов в ГУАП».

11.8. Методические указания для обучающихся по прохождению промежуточной аттестации.

Промежуточная аттестация обучающихся предусматривает оценивание промежуточных и окончательных результатов обучения по дисциплине. Она включает в себя:

- экзамен – форма оценки знаний, полученных обучающимся в процессе изучения всей дисциплины или ее части, навыков самостоятельной работы, способности

применять их для решения практических задач. Экзамен, как правило, проводится в период экзаменационной сессии и завершается аттестационной оценкой «отлично», «хорошо», «удовлетворительно», «неудовлетворительно».

Система оценок при проведении промежуточной аттестации осуществляется в соответствии с таблицей 14 и требованиями Положений «О текущем контроле успеваемости и промежуточной аттестации студентов ГУАП, обучающихся по программе высшего образования» и «О модульно-рейтинговой системе оценки качества учебной работы студентов в ГУАП».

Лист внесения изменений в рабочую программу дисциплины

Дата внесения изменений и дополнений. Подпись внесшего изменения	Содержание изменений и дополнений	Дата и № протокола заседания кафедры	Подпись зав. кафедрой